

A83

CLIPPEDIMAGE= JP361222216A

PAT-NO: JP361222216A

DOCUMENT-IDENTIFIER: JP 61222216 A

TITLE: MANUFACTURE OF SUPERLATTICE SEMICONDUCTOR DEVICE

PUBN-DATE: October 2, 1986

INVENTOR-INFORMATION:

NAME

YONEHARA, TAKAO

TAKASU, KATSUJI

SANO, MASAFUMI

TSUDA, HISANORI

HIRAI, YUTAKA

ASSIGNEE-INFORMATION:

NAME

COUNTRY

CANON INC

N/A

APPL-NO: JP60062090

APPL-DATE: March 28, 1985

INT-CL_(IPC): H01L021/20; H01L027/04 ; H01L029/80

US-CL-CURRENT: 438/FOR.270.117/89

ABSTRACT:

PURPOSE: To provide a two-dimensional or three-dimensional superlattice semiconductor which can expect a quantum effect more prominent than a one-dimensional superlattice semiconductor, by manufacturing than using very minute process and selective epitaxial techniques.

CONSTITUTION: A two-dimensional or three-dimensional superlattice semiconductor is manufactured using very minute process and selective epitaxial techniques.

For example, on a crystal substrate 1, a first semiconductor layer 2 is epitaxial-grown, on which a second semiconductor layer 3 is epitaxial-grown. The first semiconductor layer 2 and second semiconductor layer 3 are laminated alternately and repeatedly into a given number of layers. Next, photo resist 4 is coated on the surface of the formed semiconductor layers, and is exposed through a line or lattice shape mask having utilized laser holography by using very minute process techniques such as X-ray exposure. In this way, by a excellent directional etching method using a mask of developed photo resist of a lattice shape, trenches are digged from the film surface to the substrate

interface, providing a two-dimensional superlattice semiconductor.

COPYRIGHT: (C)1986,JPO&Japio

⑫ 公開特許公報(A)

昭61-222216

⑤ Int. Cl.⁴ 識別記号 庁内整理番号 ⑬ 公開 昭和61年(1986)10月2日
 H 01 L 21/20 7739-5F
 27/04 7514-5F
 // H 01 L 29/80 7925-5F 審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 超格子半導体の作製方法

⑯ 特 願 昭60-62090

⑰ 出 願 昭60(1985)3月28日

⑱ 発 明 者 米 原 隆 夫 東京都大田区下丸子3丁目30番2号 キャノン株式会社内
 ⑱ 発 明 者 高 須 克 二 東京都大田区下丸子3丁目30番2号 キャノン株式会社内
 ⑱ 発 明 者 佐 野 政 史 東京都大田区下丸子3丁目30番2号 キャノン株式会社内
 ⑱ 発 明 者 津 田 尚 徳 東京都大田区下丸子3丁目30番2号 キャノン株式会社内
 ⑱ 発 明 者 平 井 裕 東京都大田区下丸子3丁目30番2号 キャノン株式会社内
 ⑲ 出 願 人 キャノン株式会社 東京都大田区下丸子3丁目30番2号
 ⑳ 代 理 人 弁理士 山下 積平

明 細 書

1. 発明の名称

超格子半導体の作製方法

2. 特許請求の範囲

二次元又は三次元超格子半導体を超微細加工技術と選択エピタキシャル技術とを用いて作製した事の特徴とする超格子半導体の作製方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は超格子半導体の作製方法に係り、特に二次元又は三次元超格子半導体の作製方法に関する。

〔従来技術〕

近年、半導体層を周期的に繰り返し積層して、その量子効果により従来得られなかった電気的・光学的特徴を有する超格子半導体素子の研究開発が盛んになりつつある。前記超格子半導体素子を実現するには精密膜厚制御技術、相互拡散の起こらない原子尺度で急峻な接合界面を実現できる作製技術、組成の異なる材料の切り換えが瞬時に行

える作製技術等が要求されるが、超高真空を用いた分子線エピタキシャル成長(MBE)、或いは有機金属ガスを用いた気相分解法(MOCVD)等が実現されたため、層状に周期的な薄膜形成が可能となってきた。具体的な応用例としては、周期的超格子ポテンシャルを形成する事により、K空間のブリリアンゾーンにミニバンドを形成して負性抵抗素子を実現しようというもの(US Patent 3,626,257 Lee-Esaki)、量子井戸を設ける事により半導体レーザーの発振波長を変化させようとするもの等がある。又前記超格子半導体素子により人工的にエネルギーバンドの調節をする事が現実となりつつある。例えば半導体レーザーは通常直接遷移型半導体であるGaAs等の化合物半導体で作製されるが、単元素半導体Si、Ge或いはSi-Ge合金の様な間接遷移型半導体でも、超格子構造を用いそのK空間の伝導帯構造を変化させれば、これら間接遷移型半導体を用いてもレーザー発振ができる可能性がある。しかしながら、以上の超格子半導体は一次元構造であり、二次元構造

及び三次元構造の超格子半導体は実現されていなかった。

〔発明の目的〕

本発明の目的は上記従来技術の状況を鑑み、二次元又は三次元構造をもつ超格子半導体の作製方法を提供し、一次元超格子半導体よりも更に顕著な量子効果が期待できる二次元又は三次元超格子半導体を提供する事にある。

上記の目的は二次元又は三次元超格子半導体を超微細加工技術と選択エピタキシャル技術とを用いて作製した事を特徴とする本発明の超格子半導体の作製方法によって達成される。

〔実施例〕

以下、本発明の実施例を図面を用いて詳細に説明する。

第1図は本発明の二次元の超格子半導体の作製方法を示す斜視図であり、(a)は一次元超格子半導体の斜視図であり、(b)は超微細加工を行った一次元超格子半導体の斜視図であり、(c)は(b)の一次元超格子半導体に選択エピタキシャル成長させて構

造した二次元超格子半導体の斜視図である。第1図(a)において1は結晶基板であり、例えばGaAs、Si、Ge等の単結晶基板あるいはSiO₂、Si₃N₄、アモルファスSi等の非単結晶基板等である。2は第1の半導体層で、例えばGaAs、Si_{1-x}-Ge_{0.1-x}、GaAs、Si_{1-x}-Ge_{0.1-x}、P型Si、Ge等である。3は第2の半導体層で、例えばGaAs、N型SiあるいはGe等である。

まず、MBE、MOCVD等のエピタキシャル成長装置を用いて、結晶基板1上に第1の半導体層をエピタキシャル成長させ、その上に第2の半導体層をエピタキシャル成長させる。この第1の半導体層と第2の半導体層とを交互に繰り返し任意の数の層だけ積層させる。次に作製した半導体層の表面にフォトリソistを塗付し、レーザーのホログラフィを用いた線状或は、格子状のマスクを用意し、それを介してX線露光或は直接描画可能なイオンビーム、電子線リソグラフィ等の超微細加工技術を用いて、上記フォトリソistを露光する。

レーザーを用いた場合、ホログラフィックリソグラフィによる周期(P)はレーザー波長(λ)の半分まで理論的に可能である。

$$P = \frac{\lambda}{2 \sin \theta}$$

θ はレーザーの入射角である。例としてArレーザーを用いた場合は1000Å~2000Åの周期の格子のマスクが作製可能である。電子線或はイオン線のフォトリソist上の直接描画によれば、更に微細な1000Å以下の格子をフォトリソist上に形成することができる。

露光、現像した格子状のフォトリソistをマスクとして方向性の高いエッチング方法、例えば、四塩化炭素ガスを用いた反応性イオンエッチングによって膜表面から基板界面まで膜を掘る。

第1図(b)はエッチング終了後の一次元超格子半導体の斜視図であり、4はフォトリソistである。このフォトリソist4を取り去り、側面の付着物或はイオンによる損傷領域を除去した後MBE、MOCVD等を用いて、その間げきにのみ所望の半導体材料を選択的にエピタキシャル成長させる。第

1図(c)において5は選択エピタキシャル成長させた第3の半導体層である。第3の半導体層の構成材料は例えばGaAs、Si_{1-x}-Ge_{0.1-x}、Si、Ge等である。

選択エピタキシャル成長に際しては、最終層である半導体層3の上部表面を核成長の少ない或いは全く起こらない、例えばSiO₂、Si₃N₄層等で覆う必要がある。

又、堆積中にHCl等のエッチングガスを混入することも有効である。これらの層はフォトリソist塗付の前段階で被覆し、半導体層を格子状にエッチングする際同時に除去し、膜以外の半導体層上部に残す。

以上、超微細加工技術と選択エピタキシャル成長を用いた二次元超格子半導体について記載したが、同様にして三次元超格子半導体を作製することができる。

第2図は本発明の三次元の超格子半導体の作製方法を示す斜視図であり、(a)は超微細加工を行った一次元超格子半導体の斜視図であり、(b)は(a)の

一次元超格子半導体に選択エピタキシャル成長させた三次元超格子半導体の斜視図である。三次元超格子半導体の作製方法は二次元超格子半導体の作製方法と同様であるので、ここでは省略する。

この様に超微細加工技術と選択エピタキシャル成長を用いた二次元超格子半導体又は三次元超格子半導体においては、第3図に示すように、エネルギー状態密度 $D(E)$ の分布は(a)の従来の一次元超格子半導体が階段状の値をとるのに比して、(b)の二次元超格子半導体は周期的に離散的な値を取り、(c)の三次元超格子半導体はさらにシャープな周期的な δ 関数列となる。これらの周期的に離散的なエネルギー状態密度 $D(E)$ を有する超格子半導体の光学的特性は吸収発光に際してよりシャープなスペクトルとなり得る。

〔発明の効果〕

以上詳細に説明したように、本発明の超格子半導体の作製方法によれば、二次元超格子半導体又は三次元超格子半導体を簡易な作製方法で作製する事ができる。

4. 図面の簡単な説明

第1図は本発明の二次元の超格子半導体の作製方法を示す斜視図であり、(a)は一次元超格子半導体の斜視図であり、(b)は超微細加工を行った一次元超格子半導体の斜視図であり、(c)は(b)の一次元超格子半導体に選択エピタキシャル成長をさせて構成した二次元超格子半導体の斜視図である。

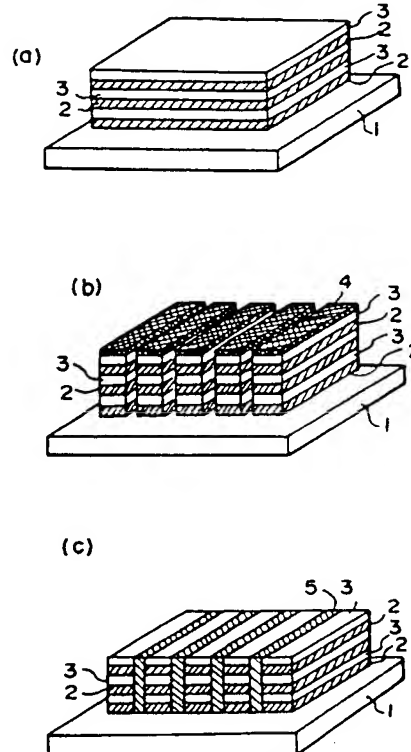
第2図は本発明の三次元の超格子半導体の作製方法を示す斜視図であり、(a)は超微細加工を行った一次元超格子半導体の斜視図であり、(b)は(a)の一次元超格子半導体に選択エピタキシャル成長させた三次元超格子半導体の斜視図である。

第3図はエネルギー状態密度分布図を示し、それぞれ(a)は従来の一次元超格子半導体、(b)は二次元超格子半導体、(c)は三次元超格子半導体のエネルギー状態密度分布図を示す。

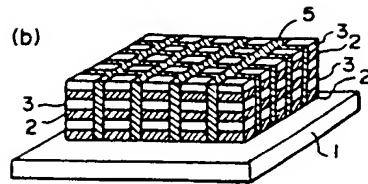
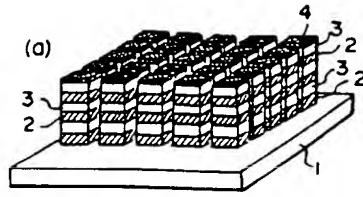
1…結晶基板、2…第1の半導体層、3…第2の半導体層、4…フットレジスト、5…第3の半導体層。

代理人 弁理士 山下 肇 平

第1図



第 2 圖



第 3 圖

